

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

04315468 **Image available**

DRIVING CIRCUIT OF LIQUID CRYSTAL DISPLAY PANEL

PUB. NO.: 05-307168 [JP 5307168 A]

PUBLISHED: November 19, 1993 (19931119)

INVENTOR(s): NOGUCHI MASANORI

APPLICANT(s): NIPPON SEIKI CO LTD [352290] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 04-137825 [JP 92137825]

FILED: April 30, 1992 (19920430)

INTL CLASS: [5] G02F-001/133; G02F-001/133; G09G-003/36

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION -- Other)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1699, Vol. 18, No. 117, Pg. 135, February 24, 1994 (19940224)

ABSTRACT

PURPOSE: To use the driving circuit for either of an active matrix-type or a simple matrix-type liquid crystal display panel by varying the appearance timing of the 'presence' and 'absence' of a display signal in common units.

CONSTITUTION: In addition to the driving circuit of the general active matrix-type liquid crystal display panel part 5, this liquid crystal display panel is equipped with a display data generation part 6 which has a color table previously set corresponding to display colors and outputs a digital RGB signal found by the color table corresponding to display data from a display memory part 3 to a liquid crystal display panel part 7 including the simple matrix-type liquid crystal display panel. This display data generation part 6 controls the 'selection' and 'nonselection' of pixels at intersection of the command and segments of the simple matrix type liquid crystal display panel with the 'presence' of the display signal, thins out several pixels in a group consisting of plural pixels, and varies the timing of the 'presence' and 'absence' of the display signal in common units to adjust the transmissivity of the group.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-307168

(43)公開日 平成5年(1993)11月19日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
G 0 2 F 1/133	5 7 5	7820-2K		
	5 0 5	7820-2K		
G 0 9 G 3/36		7319-5G		

審査請求 未請求 請求項の数1(全 9 頁)

(21)出願番号 特願平4-137825

(22)出願日 平成4年(1992)4月30日

(71)出願人 000231512

日本精機株式会社

新潟県長岡市東蔵王2丁目2番34号

(72)発明者 野口 正紀

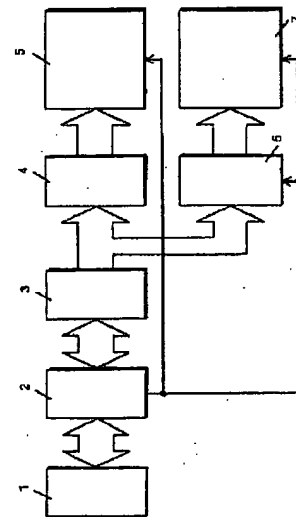
新潟県長岡市藤橋1丁目190番地1 日本
精機株式会社アール・アンド・ディ・セン
ター内

(54)【発明の名称】 液晶表示パネルの駆動回路

(57)【要約】

【構成】 単純マトリクス型の液晶表示パネル部7の液晶表示パネルのコモンとセグメントとの交点である画素の「選択」「非選択」を表示信号の「ある」「なし」で制御し、かつ、複数の画素を1つのグループとしてこのグループ内の幾つかの画素を間引き可能とし、この場合前記表示信号をコモン単位で変化させる表示データ発生部6を、アクティブマトリクス型の液晶表示パネル部5の駆動回路の途中の信号を共有するよう設けた。

【効果】 表示データ発生部6により、液晶表示パネルの画素を間引くことにより、前記グループの透過率を調整して階調表示を行える。



【特許請求の範囲】

【請求項1】 単純マトリクス型の液晶表示パネルの共通とセグメントとの交点である画素の「選択」「非選択」を前記液晶表示パネルの前記セグメントに印加される表示信号の「ある」「なし」で制御し、かつ、複数の画素を1つのグループとしてこのグループ内の幾つかの画素を間引き可能とし、この場合前記表示信号の「ある」「なし」の出現タイミングを前記共通単位で変化させることにより、前記グループの透過率を調整して階調表示を行うための表示データ発生部は、アクティブマトリクス型の液晶表示パネルの駆動回路の途中の信号を共有して単純マトリクス型用に変換することにより、アクティブマトリクス型の液晶表示パネルとの互換性を有することを特徴とする液晶表示パネルの駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、階調表示を行うための単純マトリクス型の液晶表示パネルの駆動回路に関するものである。

【0002】

【従来の技術】 直交配置した複数の走査信号電極（共通）と複数の表示信号電極（セグメント）との間に、T_N、S_{TN}等の液晶を封止した液晶表示パネルには、共通とセグメントとの交点に薄膜トランジスタ等のスイッチング素子を設けたアクティブマトリクス型（例えば、特開平3-70279号公報）と、そのようなスイッチング素子を設けない単純マトリクス型（例えば、特開平2-135319号公報）がある。

【0003】

【発明が解決しようとする課題】 前者（アクティブマトリクス型）では、画素（前記交点もしくは幾つかの交点の集合体）の数が多く場合でも駆動デューティの問題が生じないが、均一な特性のスイッチング素子を形成するのが困難であるため、画素数の多いものは製作しにくく高価である。一方、後者（単純マトリクス型）では、画素数の多いものを容易に製作でき安価であるが、駆動デューティ比が小さくなり、コントラストが低下して中間調表示が難しい。

【0004】 特に、単純マトリクス型では、安定した階調表示を得ることが難しい。従来公知な階調表示のための駆動回路としては、特開平2-262122号公報に開示されているように、表示信号のパルス波高値を同じくして表示変更の「選択」と「非選択」とのパルス幅を変化させることにより、「選択」と「非選択」との区別をするもの、あるいは、特開平3-2722号公報及び特開平3-37622号公報に開示されているように、選択フィールドを2つ以上の時間領域に分割させて選択フィールド数を変えることにより「選択」と「非選択」との区別をするもの、更に、特開平3-185490号公報に開示されているように、前記2つの方法を組み合わせたものが提案されている

が、これらの方法では、何れも交点に生じる電圧差を段階的に変えることにより交点の開口率（透過率）を調整して中間調表示を行うものであるが、電圧差に対する開口率は周囲温度等の外的要因による影響を受けて変動するため、表示品位が不安定となっていた。

【0005】 また、液晶表示パネルの例えばセグメントにR（赤色）、G（緑色）、B（青色）のカラーフィルタを設けて多色表示型とする場合、前者は液晶表示パネルへの表示信号としてアナログRGB信号を用いるが、後者はデジタルRGB信号を用いるため、アクティブマトリクス型あるいは単純マトリクス型の何れかの駆動回路を選定した場合、液晶表示パネルに互換性がなく使用に限定を受ける。

【0006】 本発明は、前記課題に着目し、アクティブマトリクス型と単純マトリクス型の何れの液晶表示パネルも使用できると共に、特に単純マトリクス型の液晶表示パネルを使用する場合に安定した階調表示を行うことを特徴とする駆動回路の提供を目的とする。

【0007】

【課題を解決するための手段】 本発明は、単純マトリクス型の液晶表示パネルの共通とセグメントとの交点である画素の「選択」「非選択」を前記液晶表示パネルの前記セグメントに印加される表示信号の「ある」「なし」で制御し、かつ、複数の画素を1つのグループとしてこのグループ内の幾つかの画素を間引き可能とし、この場合前記表示信号の「ある」「なし」の出現タイミングを前記共通単位で変化させることにより、前記グループの透過率を調整して階調表示を行うための表示データ発生部は、アクティブマトリクス型の液晶表示パネルの駆動回路の途中の信号を共有して単純マトリクス型用に変換することにより、アクティブマトリクス型の液晶表示パネルとの互換性を有するものである。

【0008】

【作用】 表示データ発生部により、単純マトリクス型の液晶表示パネルの共通とセグメントとの交点である画素の「選択」「非選択」を表示信号の「ある」「なし」で制御し、かつ、複数の画素を1つのグループとしてこのグループ内の幾つかの画素を間引き、更に、前記表示信号の「ある」「なし」の出現タイミングが前記共通単位で変化することにより、前記グループの透過率を調整して階調表示を行うことができる。また、交点に生じる電位差を段階的に変える従来の技術に比べて、外的要因による影響を受けにくくなって単純マトリクス型の液晶表示パネルの階調表示を安定して行うことができると共に、途中の信号を共有して単純マトリクス型用に変換することにより、アクティブマトリクス型との互換性を有する。

【0009】

【実施例】 以下、本発明を添付図面に記載した実施例の基づき説明する。

【0010】図1は実施例の構成を示すブロック図であり、1は入力信号に応じて予め設定されたプログラムに従い前記入力信号に応じた表示像を後述する液晶表示パネルで表示させるように制御信号を出力するCPU、2は制御信号により表示像に応じたグラフィック信号に基づくデータを表示メモリ部3に書き込むと共に、表示メモリ部3の記憶内容を後述する液晶表示パネルの走査タイミングに同期させて読み出し、表示像に適合する表示データをカラーパレット4へ出力するよう制御するグラフィックコントローラ部、3はグラフィックコントローラ部2により書き込まれた記憶内容を保持し、グラフィックコントローラ部2の指示により後述する4ビットの表示データをカラーパレット4へ出力する表示メモリ部、4は予め表示色に応じたカラーテーブルが設定され、表示メモリ部3からの表示データに応じて前記カラーテーブルで求めるアナログRGB信号をアクティブマトリクス型液晶表示パネル部5へ出力するカラーパレットであり、以上の構成は一般的なアクティブマトリクス型の液晶表示パネル部5の駆動回路を構成する。

【0011】本発明の特徴は以下によって明確になる。すなわち、6は予め表示色に応じてカラーテーブルが設定され、表示メモリ部3からの表示データに応じて前記カラーテーブルで求めるデジタルRGB信号を単純マトリクス型の液晶表示パネルを含む液晶表示パネル部7へ出力する表示データ発生部であり、CPU1、グラフィックコントローラ部2、表示メモリ部3と共に単純マトリクス型の液晶表示パネル部7の駆動回路を構成する。

【0012】図2は表示データ発生部6の具体的な回路構成を示しており、本実施例ではロジックで構成している。すなわち、各々2ビットの2つのカウンタ611、612と、2つのアンド素子613、614と、2つのノット素子615、616とから成るマスクパターン発生部61は、グラフィックコントローラ部2（図1参照）からの垂直同期信号VSと水平同期信号HSとをカウンタ612のCLRバー端子とCKバー端子及びカウンタ612のCLRバー端子とLOADバー端子に各々入力し、クロック信号DOTCLKをカウンタ612のCKバー端子に入力している。そして、カウンタ611のQ0端子、Q1端子はアンド素子613、614及びノット素子615を介してカウンタ612のD0端子、D1端子へ接続し、カウンタ612のQ1端子に接続したノット素子613を介して図3で示す出力信号MDが出力されるようになっている。

【0013】そして、マスクパターン発生部61の出力信号MDは、オア素子62の一方の入力となり、このオア素子62の出力はアンド素子63、64、65の一方の入力となり、アンド素子63、64、65の出力はセレクト66、67、68のB端子の入力となっている。また、マスクパターン発生部61の出力信号MDは、反転されてセレクト66、67、68のA端子の入力となっている。そして、表示メモリ部3（図1参照）からの表示データb0、b1、b2は、

アンド素子65、64、63及びオア素子69の他方の入力となり、このオア素子69の出力はセレクト66、67、68のS端子の入力となっている。また、表示データb3は、オア素子62の他方の入力となり同時に反転されてオア素子69の入力となっている。セレクト66、67、68は、図4で示すようにA端子、B端子、S端子の入力に応じてY端子の出力が定まり、これらがRGB信号となって液晶表示パネル部7（図1参照）へ供給される。

【0014】表示データ発生部6における入力（表示メモリ部3からの表示データb0、b1、b2、b3）と出力（RGB信号すなわちセレクト66、67、68のY端子の出力）との関係は、図5で示す予め設定されたカラーテーブルを実現するよう構成されている。

【0015】次に、本実施例の動作について説明するが、アクティブマトリクス型の液晶表示パネル部5については一般的な駆動回路のためその説明を省き、以下に本発明の特徴である単純マトリクス型の液晶表示パネル部7の駆動回路について図6のタイムチャートを用いながら説明する。

【0016】図6で示すように、垂直同期信号VSが「ハイ（H）」から「ロウ（L）」になると、マスクパターン発生部61のカウンタ611がリセット状態になり、次に垂直同期信号VSが「H」になると、カウンタ611は通常「H」の水平同期信号HSが「L」になる毎に1ずつカウントアップし、そのQ0端子、Q1端子より「0、0（10進数で0）」「1、0（10進数で1）」「0、1（10進数で2）」「1、1（10進数で3）」のカウンタ値を繰り返しカウンタ612へ出力する。

【0017】図7（a）は、図6の範囲Aすなわちカウンタ611のカウンタ値が「0」から「1」へ変化する部分の説明図、同図（b）は更に同図（a）の範囲aの拡大図である。垂直同期信号HSが「H」から「L」へ変化すると、カウンタ612はカウンタ611のカウンタ値「1」に応じて図3で示すようにリセット値「2」でリセット状態となる。そして、水平同期信号HSが「L」から「H」へ変化するとカウンタ612はクロック信号DOTCLKが「H」から「L」へ変化する毎にカウンタ値を1ずつカウントアップし、図3の動作特性に従いマスクパターン発生部61から図7（b）で示す出力信号MDが出力される。

【0018】図8（a）は、図6の範囲Bすなわちカウンタ611のカウンタ値が「1」から「2」へ変化する部分の説明図、同図（b）は更に同図（a）の範囲bの拡大図である。図7と異なる点は、カウンタ612はカウンタ611のカウンタ値「2」に応じて図3で示すようにリセット値「0」でリセット状態となり、マスクパターン発生部61から図8（b）で示す出力信号MDが出力される。

【0019】図9（a）は、図6の範囲Cすなわちカウンタ611のカウンタ値が「2」から「3」へ変化する部

分の説明図、同図(b)は更に同図(a)の範囲cの拡大図である。図7と異なる点は、カウンタ612はカウンタ611のカウンタ値「3」に応じて図3で示すようにリセット値「1」でリセット状態となり、マスクパターン発生部61から図9(b)で示す出力信号MDが出力される。

【0020】図10は、図6の範囲Dすなわちカウンタ611のカウンタ値が「3」から「0」へ変化する部分の説明図、同図(b)は更に同図(a)の範囲dの拡大図である。カウンタ612はカウンタ611のカウンタ値「0」に応じて図3で示すようにリセット値「0」でリセット状態となり、図10(b)で示すように図8(b)と同じ出力信号MDがマスクパターン発生部61から出力される。

【0021】図11は、液晶表示パネル部7の構成を示す説明図であり、グラフィックコントローラ部2(図1参照)からの垂直同期信号VSと水平同期信号HSとを入力として同期信号をコマンドドライバ72へ出力する制御部71と、表示パターン発生部6(図1及び図2参照)からのデジタルRGB信号及び制御部71からの前記同期信号を受けるセグメントドライバ73と、コマンドドライバ72の走査信号及びセグメントドライバ73の表示信号とにより駆動される液晶表示パネル74とから液晶表示パネル部7は構成されている。

【0022】図12は、液晶表示パネル74の電極パターンを示す説明図であり、横方向に走るコモンC1、C2、C3、・・・、Cnと縦方向に走るセグメントS1、S2、S3、・・・、Smとを有し、また、セグメントS1、S2、S3、・・・、Smは、各々3分割されて個々にRGBのカラーフィルタが設けられ、コモンC1とセグメントR1、G1、B1から成るセグメントS1との交点を画素P11、コモンC1とセグメントR2、G2、B2から成るセグメントS2との交点を画素P12、コモンC2とセグメントR1、G1、B1から成るセグメントS1との交点を画素P21のように構成している。

【0023】次に、単純マトリクス型の液晶表示パネル74の駆動方法について説明する。コモンC1、C2、C3、・・・、Cnを1回走査する1フレームを液晶表示パネル74のコモンC1、C2、C3、・・・、Cnの個数nで分割した1/nデューティ及び印加電圧レベルを例えば5段階に設定した1/5バイアスにより駆動を行うよう図13で示す電圧駆動波形が走査信号としてコマンドドライバ71より液晶表示パネル74のコモンC1、C2、C3、・・・、Cnに印加される。

【0024】一方、液晶表示パネル74のセグメントS1、S2、S3、・・・、Smには、CPU1に入力される入力信号に応じて画素P11、P12、P13、・・・、P21、・・・、P31、・・・、Pnmの内、光を透過させる個所を「選択」、光を透過させない個所を「非選択」

に区分するよう図14(図14の「選択」の波形は、コモンC5との交点の画素P51、P52、P53、・・・、P5mを選択している場合を示している。)で示す電圧駆動波形が表示信号としてセグメントドライバ73により液晶表示パネル74のセグメントS1、S2、S3、・・・、Smに印加される。ところで、セグメントS1、S2、S3、・・・、Smは各々3分割されて個々にRGBのカラーフィルタが設けられているため、例えば、画素P11を「選択」状態とするために、セグメントS1に図14の「選択」の表示信号を印加するにしても、セグメントG1のみに前記表示信号が印加されれば画素P11は赤色に見え、セグメントG1のみに前記表示信号が印加されれば画素P11は緑色に見え、セグメントB1のみに前記表示信号が印加されれば画素P11は青色に見え、セグメントR1、G1、B1の組み合わせによっては複合色の表示を行うことができる。

【0025】次に、本実施例における液晶表示パネル74の具体的な駆動方法について説明する。

【0026】液晶表示パネル74がCPU1の入力に応じて白色表示を行う場合、表示メモリ部3の表示データb3・b2・b1・b0は「1・1・1・1」で表示データ発生部6の入力となる。また、セレクト66、67、68のS端子は「H」になるので、セレクト66、67、68のY端子からの出力は、図4で示すようにセレクト66、67、68のB端子の入力により定まる。表示データb3によりオア素子62の出力は「H」であるから、これを一方の入力とし表示データb2、b1、b0を各々他方の入力とするアンド素子63、64、65の出力すなわちセレクト66、67、68のB端子の入力は、マスクパターン発生部61の出力信号MDにかかわらず常時「H」である。従って、セレクト68、67、66の出力である表示データ発生部6からのRGB信号は図15(a)で示すように常時「H」となり、これに応じてセグメントドライバ73は液晶表示パネル74のセグメントS1、S2、S3、・・・、Smに図14の「選択」の表示信号を印加することにより、液晶表示パネル74の画素P11、P12、P13、・・・、Pnmは、全体が白色で表示される表示像を得る。

【0027】液晶表示パネル74がCPU1の入力に応じて黒色表示を行う場合、表示メモリ部3の表示データb3・b2・b1・b0は「0・0・0・0」で表示データ発生部6の入力となる。また、表示データb3が反転された「H」の入力を受けて「H」の出力を出すオア素子69により、セレクト66、67、68のS端子は「H」になるので、セレクト66、67、68のY端子からの出力は、図4で示すようにセレクト66、67、68のB端子の入力により定まる。セレクト66、67、68のB端子の入力は、マスクパターン発生部61の出力信号MDにかかわらず常時「L」である。従って、セレクト68、67、66の出力である表示データ発生部6からのRGB信号は図15(b)で示すように常時「L」となり、これに応じてセグメン

トドライバ73は液晶表示パネル74のセグメントS1, S2, S3, ..., Smに図14の「非選択」の表示信号を印加することにより、液晶表示パネル74の画素P11, P12, P13, ..., Pnmは、全体が光を透過させない黒色で表示される表示像を得る。

【0028】液晶表示パネル74がCPU1の入力に応じて赤色表示を行う場合、表示メモリ部3の表示データb3・b2・b1・b0は「1・0・0・1」で表示データ発生部6の入力となる。また、表示データb0を入力して「H」の出力を出すオア素子69により、セレクト66, 67, 68のS端子は「H」になるので、セレクト66, 67, 68のY端子からの出力は、図4で示すようにセレクト66, 67, 68のB端子の入力により定まる。セレクト67, 66のB端子の入力はアンド素子64, 63の出力が常時「L」であるため、セレクト67, 66の出力である表示データ発生部6からのGB信号は図15(c)で示すように常時「L」となる。一方、セレクト68のB端子の入力は、アンド素子65の出力が常時「H」であるため、セレクト68の出力である表示データ発生部6からのR信号は図15(c)で示すように常時「H」となる。これに応じてセグメントドライバ73は液晶表示パネル74のセグメントS1, S2, S3, ..., Smの内のセグメントR1, R2, R3, ..., Rmに図14の「選択」の表示信号を印加し、セグメントG1, G2, G3, ..., Gm及びセグメントB1, B2, B3, ..., Bmに図14の「非選択」の表示信号を印加することにより、液晶表示パネル74の画素P11, P12, P13, ..., Pnmは、全体が赤色で表示される表示像を得る。

【0029】なお、液晶表示パネル74の画素P11, P12, P13, ..., Pnmの全体を緑色あるいは青色で表示する場合も前記赤色の場合と同様に、セグメントS1, S2, S3, ..., Smの内のセグメントG1, G2, G3, ..., GmあるいはセグメントB1, B2, B3, ..., Bmに図14の「選択」の表示信号を印加し、他は図14の「非選択」の表示信号を印加することにより得られる。また、セグメントR, G, Bの組み合わせにより、セグメントSの表示色を複合色とする表示像を得ることができる。

【0030】液晶表示パネル74がCPU1の入力に応じて暗い赤色表示を行う場合、表示メモリ部3の表示データb3・b2・b1・b0は「0・0・0・1」で表示データ発生部6の入力となる。また、表示データb0を入力して「H」の出力を出すオア素子69により、セレクト66, 67, 68のS端子は「H」になるので、セレクト66, 67, 68のY端子からの出力は、図4で示すようにセレクト66, 67, 68のB端子の入力により定まる。セレクト67, 66のB端子の入力はアンド素子64, 63の出力が常時「L」であるため、セレクト67, 66の出力である表示データ発生部6からのGB信号は図15(d)で示すように常時「L」となる。一方、セレクト68の出力は、セ

レクト68のB端子の入力すなわちアンド素子65の出力によって定まり、このアンド素子65の出力は、アンド素子65の一方の入力が表示データb0で常時「H」であるため、他方の入力であるマスクパターン発生部61の出力信号MDにより定まる。すなわち、セレクト68の出力である表示データ発生部6からのR信号は図15(d)で示すように前記出力MDに同期して「H」と「L」を繰り返すように、水平同期信号HSが発生する毎すなわちコモン単位で「H」と「L」の出現タイミングがコモン単位で変化(図7～図10参照)することから、前記R信号に応じて液晶表示パネル74のセグメントS1, S2, S3, ..., Smの内のセグメントR1, R2, R3, ..., Rmにのみ図14の「選択」の表示信号が印加されるため、液晶表示パネル74は、図16で示すように、画素P11, P12, P13, ..., Pnmの内の特定の部分(斜線箇所)のみが赤色で表示され、他の部分(空白箇所)は光を透過させない黒色で表示され、従って、液晶表示パネル74の全体としては、赤色と黒色とが混在する暗い赤色で表示される表示像を得る。このように、3つの画素を1つのグループとしてこのグループ内の1つの画素を間引くことにより、前記グループの透過率を調整して階調表示を行うことができる。

【0031】なお、液晶表示パネル74の画素P11, P12, P13, ..., Pnmの全体を暗い緑色あるいは暗い青色で表示する場合も前記暗い赤色の場合と同様に、表示データ発生部6がマスクパターン発生部61の出力信号MDに同期して「H」と「L」を繰り返す、しかも、水平同期信号HSが発生する毎に「H」と「L」の出現タイミングが変化するG信号あるいはB信号を出力することにより、セグメントS1, S2, S3, ..., Smの内のセグメントG1, G2, G3, ..., GmあるいはセグメントB1, B2, B3, ..., Bmにのみ図14の「選択」の表示信号を印加し、他は図14の「非選択」の表示信号を印加することにより得られる。また、セグメントR, G, Bの組み合わせにより、セグメントSの表示色を複合色とする表示像を得ることができる。

【0032】なお、表示データ発生部6は、前記実施例のようにロジックで構成するもの他、例えば、マスクパターン発生部61をメモリとカウンタ等で構成し、CPU1からの制御信号に基づいて出力信号MDを制御するようソフトで処理するものでも良い。

【0033】また、マスクパターン61の出力信号MDは、図7～図10で示したように1つのパターンを水平同期信号HSが発生する毎に「H」と「L」の出現タイミングが変化するもの他、水平同期信号HSが発生する毎に「H」と「L」の出現タイミングが全く異なる複数のパターンを出力するものでも良い。

【0034】

【発明の効果】本発明によれば、表示データ発生部によ

り、単純マトリクス型の液晶表示パネルのコモンとセグメントとの交点である画素の「選択」「非選択」を表示信号の「ある」「なし」で制御し、かつ、複数の画素を1つのグループとしてこのグループ内の幾つかの画素を間引き可能とし、この場合前記表示信号の「ある」「なし」の出現タイミングを前記コモン単位で変化させることにより、前記グループの透過率を調整して階調表示を行うことができる。また、交点に生じる電位差を段階的に変える従来の技術に比べて、外的要因による影響を受けにくくなって単純マトリクス型の液晶表示パネルの階調表示を安定して行うことができて表示品位が向上すると共に、途中の信号を共有して単純マトリクス型用に変換することにより、アクティブマトリクス型との互換性を有することができる。

【図面の簡単な説明】

【図 1】本発明の実施例の構成を示すブロック図である。

【図２】同上実施例の表示データ発生部の回路図である。

【図3】同上実施例のマスクパターン発生部の動作を説明する論理図である。

【図 4】 同上実施例の表示データ発生部のセクタの動作を説明する論理図である。

【図5】同上実施例の表示データ発生部のカラーテーブルを説明する論理図である。

【図6】同上実施例のマスクパターン発生部の信号状態を説明するタイムチャートである。

【図7】図6の範囲Aの説明図である。

【図 8】図 6 の範囲 B の説明図である。

【図9】図6の範囲Cの説明図である。

【図10】図6の範囲Dの説明図である。

【図 11】 同上実施例の単純マトリクス型の液晶表示パネル部の構成を説明するブロック図である。

【図１２】同上実施例の単純マトリクス型の液晶表示パネル部の液晶表示パネルのコモンとセグメントとを説明する平面図である。

【図13】 同上実施例の単純マトリクス型の液晶表示パネル部の液晶表示パネルのコモンに印加される電圧波形を説明する電圧波形図である。

【図 14】 同上実施例の単純マトリクス型の液晶表示パネル部の液晶表示パネルのセグメントに印加される電圧波形を説明する電圧波形図である。

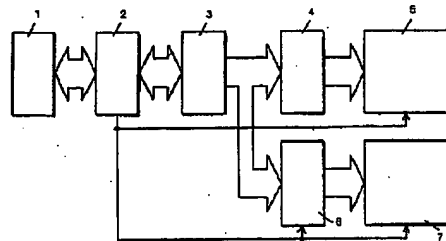
【図15】同上実施例の表示データ発生部の出力であるRGB信号を説明するタイムチャートである。

【図16】同上実施例の単純マトリクス型の液晶表示パネル部の液晶表示パネルの間引きを説明する平面図である。

【符号の説明】

- 1 CPU
- 2 グラフィックコントローラ部
- 3 表示メモリ部
- 4 カラーパレット
- 5 アクティブマトリクス型の液晶表示パネル部
- 6 表示データ発生部
- 7 単純マトリクス型の液晶表示パネル部

【図 1】

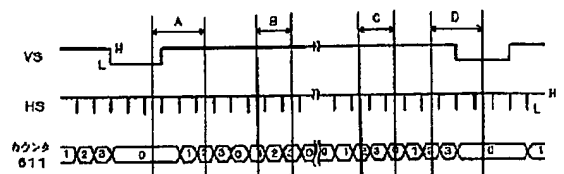


【図 3】

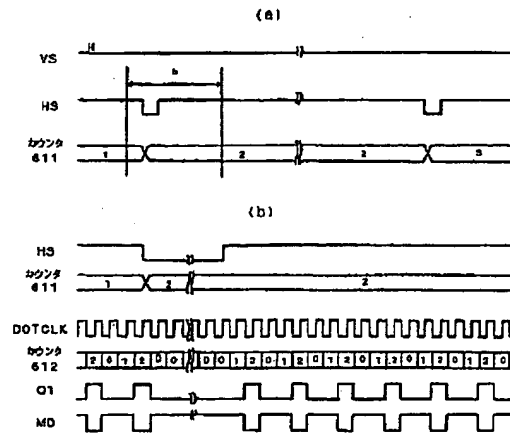
カウンタ 011		カウンタ 812				
Q1	Q0	D1	D0	リセット値	Q1	MD
0	0	0	0	0	0	1
0	1	1	0	2	1	0
1	0	0	0	0	0	1
1	1	0	1	1	0	1

【図4】

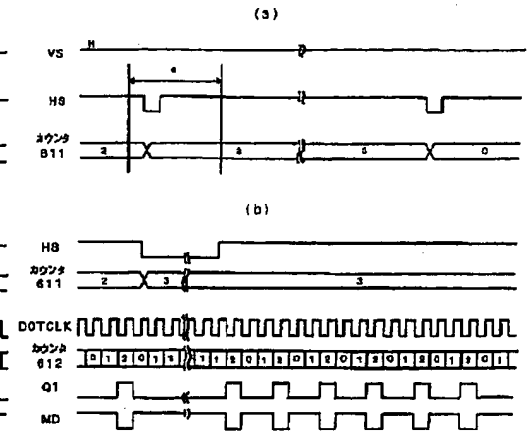
【図 6】



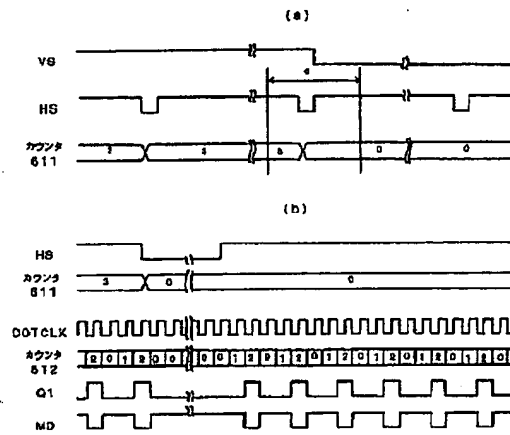
【図8】



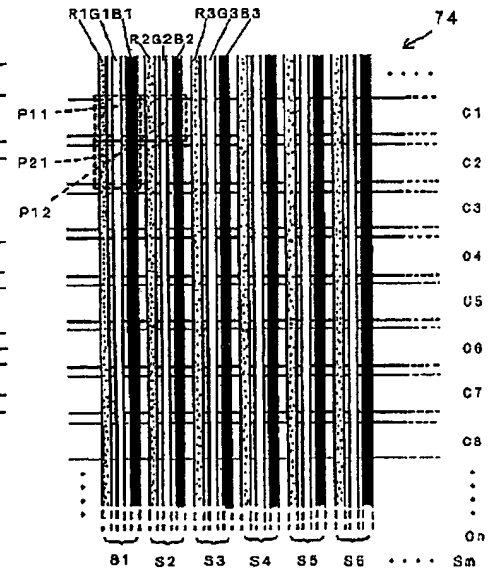
【図9】



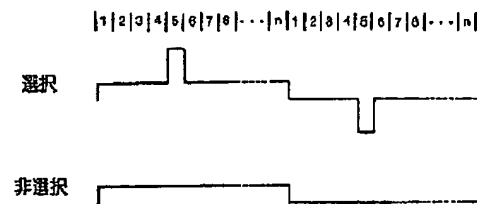
【図10】



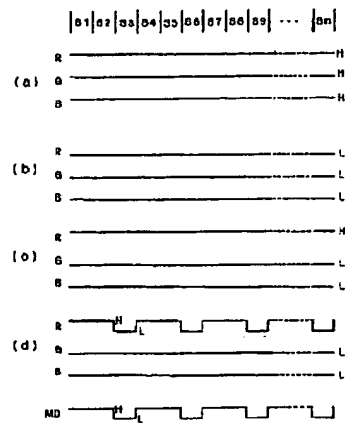
【図12】



【図14】



【図15】



【図16】

